

# 基于 DSP 控制的单相光伏并网逆变系统设计

李正斌, 翟亚芳, 秦长海

( 安阳工学院 电子信息与电气工程学院 河南 安阳 455000 )

摘要: 基于 TMS320F2812 芯片, 阐述了一种单相光伏并网逆变系统的设计与实现方法. 分析并设计了系统主电路, 介绍了最大功率跟踪算法、电网跟踪控制以及电网电压锁相环的设计方法, 并使用 Matlab 进行仿真, 最后构建了实验室样机. 实验结果表明并网电流波形良好, 逆变器输出基本与电网电压同频同相, 该方案可行.

关键词: 光伏; 逆变系统; MPPT; 锁相

中图分类号: TM 615; TP 23

文献标志码: A

文章编号: 1671-6841(2014)01-0107-04

DOI: 10.3969/j.issn.1671-6841.2014.01.024

## 0 引言

光伏发电以其独特的优点被认为是最有发展前途的技术之一<sup>[1]</sup>, 为提高光伏发电系统的运行性能和效率, 一些文献分别对逆变主电路<sup>[2-3]</sup>、最大功率算法、仿真方法进行了广泛研究. 本文基于 TMS320F2812 设计一种单相光伏并网逆变系统, 采用变步长扰动控制法实现最大功率跟踪和电网跟踪, 并搭建样机测试, 最后给出了系统的 Matlab 仿真结果和样机测试结果.

## 1 单相光伏并网逆变系统的硬件组成

### 1.1 系统原理图

光伏并网发电系统主要由光伏阵列、DC/DC 升压电路、DC/AC 逆变电路、滤波电抗器、DC/DC 控制电路和 DC/AC 控制电路构成. 光伏并网发电系统的结构框图如图 1 所示, 其工作过程为: 由光伏阵列送来的直流电经过 DC/DC 变换器升压至 400 V, 进入逆变器主电路转换成交流方波, 再经滤波器滤波成为正弦波电压送至电网. 采用 SG3525 控制芯片确保光伏电池的输出电压稳定在给定的最大功率点上, 采用 TMS320F2812 控制芯片完成 SPWM 输出, 并保证并网逆变器输出的正弦电流与电网电压同步.

### 1.2 单相光伏并网逆变系统的主电路

主电路采用带变压器的两级结构, 如图 2 所示<sup>[2-3]</sup>. 前级 DC/DC 变换器和后级 DC/AC 逆变器, 两部分通过 DC-link 相连. 考虑到输入电压较低, 而输出电压较大, 前级 DC/DC 变换器采用 Boost 升压电路, 将光伏阵列升至 400 V, 同时受 SG3525 控制芯片与 DSP 控制完成最大功率跟踪. DC-link 的作用除了连接 DC/DC 变换器和 DC/AC 逆变器, 还实现功率的传递. 后级的 DC/AC 逆变器, 采用单相逆变全桥, 作用是将 DC-link 直流电转换成 220 V/50 Hz 正弦交流电, 实现逆变向电网输送功率.

本设计采用 STP190S-24/Ad+ 型单晶硅太阳能电池板, 其最大工作电压 36.6 V、最大工作电流 5.20 A、开路电压 45.2 V. 为使输出电压纹波小于 5 V, 滤波电容取 47 μF/100 V. DC/DC 变换器开关管的最大电流为 12.6 A, 承受的最大电压为 90 V, 选取 Infineon 公司的 IPP35CN10NG MOSFET 管, 其耐压值 100 V、额定电流 27 A. 二极管最大电流为 12.6 A, 功率开关管承受的最大反向电压为 52.5 V, 选取 Infineon 公司的 IDB15E60 二极管, 其最大反向耐压 600 V, 最大正向电流 29.2 A, 反向恢复时间最长 131 ns. 逆变主电路选用三菱公司

收稿日期: 2013-04-06

基金项目: 河南省科技厅科技攻关重点项目, 编号 112102210374.

作者简介: 李正斌(1979-), 男, 讲师, 硕士, 主要从事电工理论与新技术研究, E-mail: lizhengbin09@163.com.

的 IPM 模块 PS21869 整个模块包括 6 路高速低功耗 IGBT 组成的三相全控桥式电路 最大单管通过的平均电流为 50 A、最大耐压值为 600 V、最高开关频率为 20 kHz ,内部集成了完善的驱动和保护电路.

### 1.3 控制芯片

选用 TI 公司的数字信号处理器 TMS320F2812 作为控制电路的核心 ,其主要特点如下:高性能 32 位 CPU ,运行频率高达 150 MHz ,高效的代码转换功能;芯片内部有 3 个 32 位定时器 ,支持动态改变锁相环的倍频系数;16 个信道的 12 位 A/D 接口可灵活设置采样方式 ,单通道最快转换周期为 200 ns;两个事件管理器模块(EVA、EVB)等. TMS320F2812 检测直流侧太阳能电池的电流和电压信号 ,与并网电流和电压比较. DSP 输出 4 路脉冲信号对逆变器的开关管 IGBT 进行控制以实现输出电流的并网同步 ,并给 SG3525 发出最大功率点跟踪的电压指令和启动、停止信号<sup>[4]</sup>.

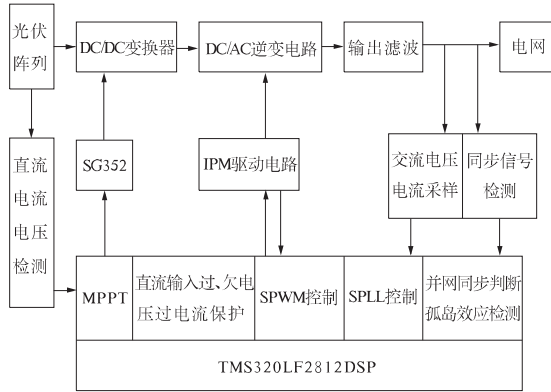


图1 系统组成框图

Fig. 1 System block diagram

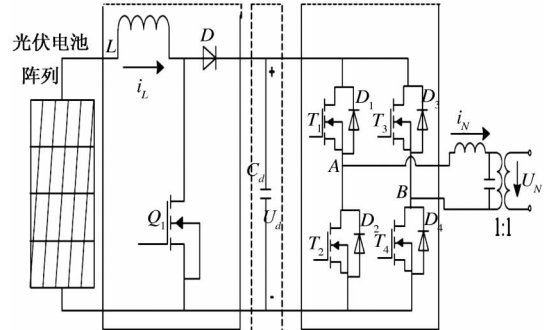


图2 逆变器主电路

Fig. 2 Inverter main circuit

## 2 软件设计

### 2.1 最大功率跟踪(MPPT)实现

为使系统始终工作在最大功率附近 ,本文采用变步长扰动控制法实现最大功率跟踪(MPPT) ,即通过测量输出功率的变化值 ,调整光伏阵列的输出电压<sup>[5]</sup>. 要使光伏阵列输出功率最大必须满足  $\Delta P_k = P_k - P_{k-1} = 0$  ,其中  $P_k$  为当前光伏系统输出功率 , $P_{k-1}$  为前一时刻输出功率. 当  $P_k - P_{k-1} < 0$  ,系统工作在最大功率点左边;  $P_k - P_{k-1} > 0$  时 ,系统工作在最大功率点右边 ,通过前后功率变化的正负来确定扰动方向. 变步长扰动控制法流程如图3所示 ,其中  $e$  为最大功率值跟踪误差范围 , $a_k = a | ( P_k - P_{k-1} ) / P_k |$  为步长的变化量 ,

$$a = \begin{cases} a = 0.2 , & \Delta P_k > e \\ a = 0.1 , & \Delta P_k < e \end{cases} \text{ 为扰动步长系数.}$$

当  $|\Delta P_k| > e$  时 ,表示外界光照强度变化较大 ,此时系统将自动调节  $a_k$  的值 ,增大跟踪步长 ,使其适应外界条件的变化 ,能够在短时间内接近于最大功率点;当  $|\Delta P_k| < e$  时 ,表示光照强度变化不大 ,此时应当减小跟踪步长  $a_k$  ,使其满足系统的要求 ,减小其在最大功率点附近的振荡. 系统采用 TMS320F2812 进行控制与计算 ,用 12 bit 的 ADC 作为光伏矩阵输出电压电流的模数转换.

### 2.2 网侧电压锁相(SPLL)控制

光伏并网逆变器必须满足输出电流与电网同频同相. 由于本设计中的逆变器的输出控制采用电流控制方式 ,电网可以视为容量无穷大的交流电压源 ,则只需控制逆变器的输出电流相位与电网电压相位同步 ,幅值保持正弦 ,即可达到并联运行的目的. 本设计采用软件锁相实现同步<sup>[6]</sup>. TMS320F2812 为 CAPI 分配通用定时器 1 作为时钟基准 ,并设置递增的计数模式 ,同时将电网电压的信号经滤波、整形为与其同步的方波信号 ,并送入 CAPI 引脚;捕捉方波信号的上升沿 ,并记录此定时器的值 ,相邻两次定时器值之差就是所测电网电压的周期 ,用该周期作为正弦调制波的周期 ,通过判断电网电压过零时正弦表指针的位置判断二者的相位差 ,相应调整给定并网电流的正弦表指针 ,从而实现二者的同频同相. 软件锁相由捕捉中断和定时中断共同完成 ,正弦表取 1 024 个点.

### 2.3 逆变器跟踪电网控制

由于光伏并网逆变器是基于 PWM 逆变实现, 故其控制属于逆变器 PWM 电流控制。采用 DSP 内部定时器实现 SPWM 波形的控制输出。DSP 通用定时器进行计数, 而周期寄存器装载三角载波周期所需的计数值。将 PWM1 的比较输出方式设为高有效, PWM2 设为低有效, 同时将正弦波各个比较点的幅值取出, 送给定时器比较寄存器。当 CMPR1 与 TICNT 相等时, PWM1 由低变为高, PWM2 由高变为低; 若 CMPR1 与 TICNT 下降沿匹配时, PWM 的变化相反。定时器继续计数直至周期寄存器的值发生周期匹配, 一个三角载波周期结束。若需改变三角载波频率和比较值, 只需改变周期寄存器和比较寄存器的值。其原理如图 4 所示。本文中设置 SPWM 波形的载波频率为 25 kHz, 采用 PWM1 ~ PWM4 发送 PWM 波。给定的基准脉宽数据采用查表的方式, 设置的死区时间为 1  $\mu$ s。

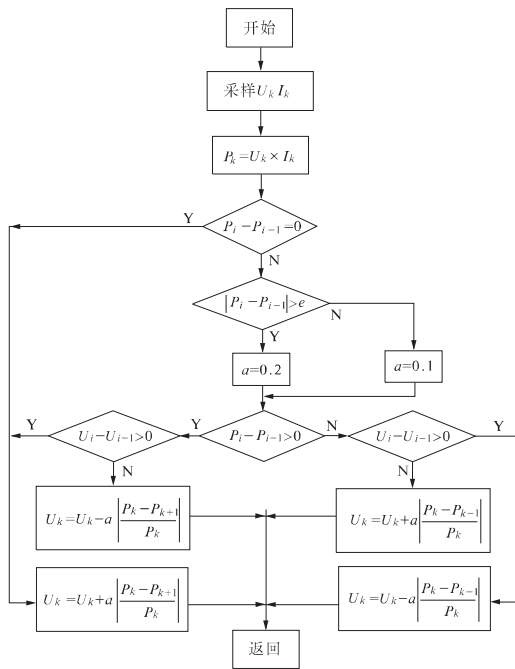


图 3 MPPT 算法流程图

Fig. 3 MPPT algorithm flow chart

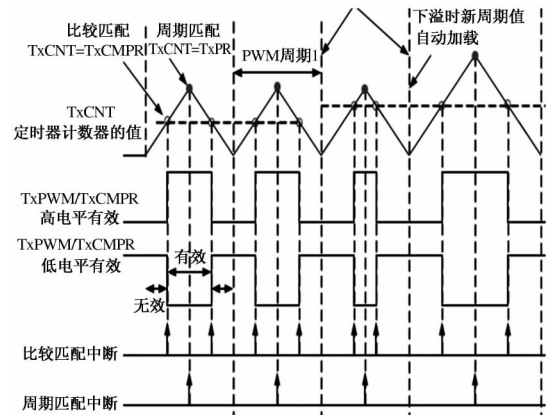


图 4 SPWM 输出方式原理图

Fig. 4 SPWM output mode schematic

## 3 Matlab 仿真及实验结果

为验证单相光伏逆变系统效果, 使用 Matlab 建立系统并仿真。图 5 为电网电压和系统电流并网时电流, 看出两者基本同频同相。制作样机进行测试, 并使用示波器观测实验结果, 图 6 为系统电流输出波形, 频率为 50.2 Hz, 十分接近电网频率。图 7 ~ 8 为系统电压波形, 其频率分别为 49.9 Hz 和 50.1 Hz, 表明系统的锁相环可根据检测到的电网电压过零点来调整并网频率, 使输出电压频率波动维持在  $\pm 2\%$  的范围内, 表现出较好的跟随性。

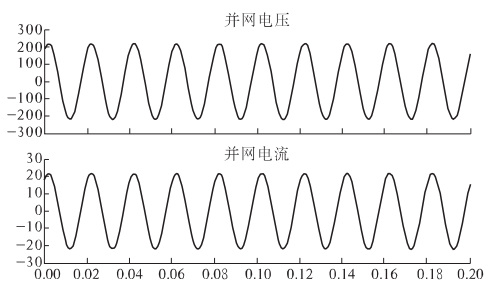


图 5 系统 Matlab 仿真结果

Fig. 5 System Matlab simulation results

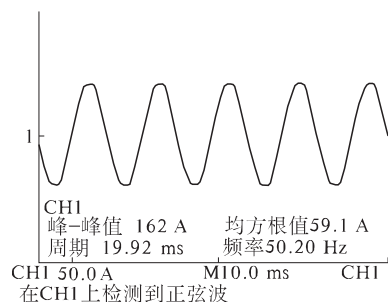


图 6 系统电流输出波形

Fig. 6 The waveforms of current

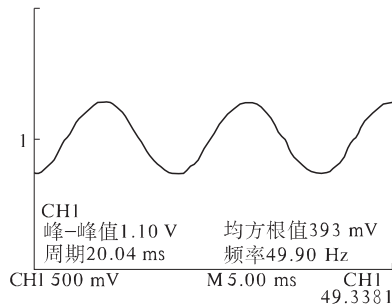


图7 系统电压输出波形

Fig. 7 The waveforms of voltage

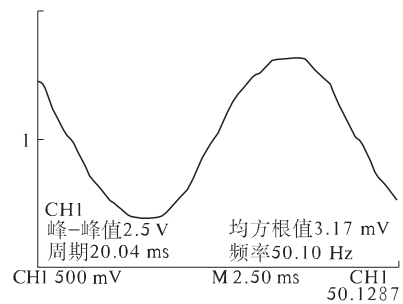


图8 系统电压输出波形

Fig. 8 The waveforms of voltage

## 4 结论

本文提出并实现了一种基于 TMS320F2812 控制的单相光伏并网逆变系统的设计方法,分析了系统的结构和控制原理,设计了最大功率跟踪算法和锁相环的软件设计流程图,以及 SPWM 的实现方法,并搭建样机.其仿真和实验结果表明逆变电流能够较好跟踪电网电压,满足并网条件,表明本设计方案的正确性和可行性,但高次谐波问题有待进一步研究<sup>[7]</sup>.

## 参考文献:

- [1] Naveen J, Singh S N, 文福栓. 分布式发电当前趋势与将来挑战[J]. 电力科学与技术学报 2008, 23(4): 53-61.
- [2] 程军照, 吴夕科, 李澍森, 等. 采用 Boost 的两级式光伏发电并网逆变系统[J]. 高压技术 2009, 35(8): 2048-2052.
- [3] 王磊, 李照阳, 童子权. 一种可并网光伏发电逆变器设计[J]. 仪表仪器与传感器 2012, 8(8): 22-23.
- [4] 刘家恒, 文励洪, 钟宇明. 基于 DSP 的新型并网逆变器的研制[J]. 电力电子技术 2009, 43(6): 50-52.
- [5] 董密, 罗安. 光伏并网发电系统中逆变器设计与控制方法[J]. 电力系统自动化 2006, 30(20): 97-102.
- [6] 牛虹, 宋家友. 基于 DSP 的直接数字频率合成[J]. 郑州大学学报: 理学版 2002, 34(2): 66-68.
- [7] 任辉. 开关电源对电网产生的谐波干扰与抑制[J]. 四川师范大学学报: 自然科学版 2001, 24(4): 399-401.

# Design of Single Phase Photovoltaic Grid-connected Inverse System Based on DSP

LI Zheng-bin, ZHAI Ya-fang, QIN Chang-hai

(Department of Electronic Information and Electrical Engineering, Anyang Institute of Technology, Anyang 455000, China)

**Abstract:** The design of a single phase photovoltaic grid-connected inverter system based on TMS320F2812 was presented. The constitute and designs of the software flow chart of MPPT, the inverter tracking control of power grid and the SPLL control of grid voltage were analyzed. Matlab based simulations for the inverter systems were carried out and a developed prototype was tested. Results showed the wave of grid connected current had the same frequency and phase as the utility voltage. The results confirmed the effectiveness of the inverter system.

**Key words:** photovoltaic; inverter system; MPPT; phase locking